

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-000928

(43)Date of publication of application : 05.01.1989

(51)Int.Cl.

G02F 1/133

G02F 1/133

(21)Application number : 62-156932

(71)Applicant : ALPS ELECTRIC CO LTD

(22)Date of filing : 24.06.1987

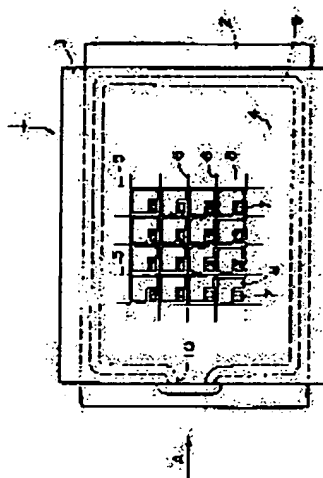
(72)Inventor : NAKANOWATARI JUN  
OKABE KAZUYA  
MATSUDA HIDEYUKI

## (54) LIQUID CRYSTAL ELEMENT

## (57)Abstract:

**PURPOSE:** To decrease the generation of orientation defects in the liquid crystal after the injection by disposing thin film transistors in such a manner that the longitudinal direction thereof parallels the injection direction of a ferroelectric liquid crystal, thereby changing the flow of the liquid crystal to a laminar flow and increasing the injection speed thereof.

**CONSTITUTION:** The thin film transistors (TFT) 7... are so disposed that the longitudinal direction intersects orthogonally with the sectional direction of a liquid crystal injection port 10 of a cell. The longitudinal direction thereof parallels the injection direction of the liquid crystal. A sealing material 9 is provided on the three sides of the square superposed surface of upper and lower substrates 2, 3. The sealing material 9 is not provided to the remaining one side and a gap part where the sealing material 9 does not exist constitutes a liquid crystal injection port 10. The liquid crystal 4 is filled into the gap formed of the upper and lower substrates 2, 3 and sealing material 9 of the cell. The flow of the liquid crystal 4 is, therefore, no longer hindered even if said liquid crystal is the ferroelectric liquid crystal having a high viscosity at the time of injecting, the liquid crystal into the cell. The injection speed is thereby increased and the generation of the orientation defects in the liquid crystal after the injection is decreased.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

**THIS PAGE BLANK (USPTO)**

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭64-928

⑬ Int.Cl.<sup>4</sup>

G 02 F 1/133

識別記号

3 2 2  
3 2 7

庁内整理番号

7370-2H  
7370-2H

⑭ 公開 昭和64年(1989)1月5日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 液晶素子

⑯ 特 願 昭62-156932

⑰ 出 願 昭62(1987)6月24日

⑱ 発 明 者 中 野 渡 旬 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社  
内

⑲ 発 明 者 岡 部 和 弥 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社  
内

⑳ 発 明 者 松 田 英 行 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社  
内

㉑ 出 願 人 アルプス電気株式会社 東京都大田区雪谷大塚町1番7号

㉒ 代 理 人 弁理士 志賀 正武 外2名

明 細 書

1. 発明の名称

液晶素子

2. 特許請求の範囲

スイッチング素子として薄膜トランジスタを用いた液晶素子であって、上記薄膜トランジスタをその長手方向が強誘電性液晶の注入方向に平行となるように配設したことを特徴とする液晶素子。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、スイッチング素子として薄膜トランジスタを用いた液晶素子に関する。

〔従来の技術〕

従来、このような液晶素子として、液晶にカイラルスメクチックC相を呈する強誘電性液晶を用いたものなどが提供されている。この種の液晶素子は、強誘電性液晶が双安定状態を有し、表示のメモリ性を持ち、かつ高速応答性を備えていることから、大容量ディスプレイ、メモリ形ディス

レイ、高速光シャッタなどに応用されつつある。

ところで、一般に、強誘電性液晶は通常のネマチック液晶に比べて高粘性を有し、また流動した際にその流動方向に沿って配向する性質をも有している。したがって、このような強誘電性液晶を用いた液晶素子では、その製造にあたり、セル内に液晶を肩流状態で注入して液晶分子の配向をそろえる必要がある。

〔発明が解決しようとする問題点〕

しかしながら、このような液晶素子では、そのセル内に矩形の薄膜トランジスタ(以下、TFTと言う。)がその長手方向と液晶と注入方向とを交差するように配設されているため、これらのTFTにより液晶の流れが大きく変化させられて乱流とされ、液晶のスムーズな流れが妨げられてしまう問題がある。このため、セル内への液晶の注入に手間どったり、注入後の液晶に配向欠陥が発生したりするなどの問題も生じ易かった。

〔問題点を解決するための手段〕

そこで、この発明では、薄膜トランジスタをそ

の長手方向が強誘電性液晶の注入方向に平行となるように配設したことをその解決手段とした。

このような液晶素子では、高粘性を有する強誘電性液晶を注入する際に、液晶の流れが薄膜トランジスタに妨げられず層流となることから、注入速度を速めることができるとともに、注入後の液晶に配向欠陥が発生することも少ない。

以下、第1図を参照してこの発明を詳しく説明する。図中符号1は液晶素子である。この液晶素子1は下基板2と上基板3と液晶4から概略構成されている。

下基板2はガラス板等からなるもので、この内表面には例えばインジウム・スズ・オキサイド(以下、ITOと略称する。)等からなる透明電極およびポリイミド樹脂等からなる配向膜が設けられているが、いずれも図示しない。

また、この下基板2の内表面には、多数のゲート・バス5…とソース・バス6…とが格子状に配設されている。これらゲート・バス5とソース・バス6とで構成される一区画内の下基板2には、

には封着材9が設けられず、この封着材9の存在しない空隙部分が液晶注入口10となっている。

そして、このセルの上下基板2、3と封着材9とから形成された空隙内には、カイラルスメクチック相を呈する強誘電性液晶等の液晶4が充填されている。この液晶4のセル内への注入は、上記液晶注入口10からこの注入口10の断面方向に直交する方向、すなわち図面において矢印A方向に沿って行なわれる。そして、セル内の多数のTF T 7…は、その長手方向が矢印A方向に平行となるように下基板2に設けられているので、液晶4が高粘性を有する強誘電性液晶であっても、その流れを妨げることがない。このため、液晶4は、セル内において常に層流状態となって流れ、セル内全体にくまなく流れてゆく。そして、注入後の液晶4はその配向がそろったものとなり、配向欠陥の少ないものとなる。

そして、このような構成からなるセルは、通常の方法により偏光板等が取り付けられて液晶素子1とされた上で、実用に供せられる。

両バス5、6にそれぞれ電気的に接続する一つのTF T 7が設けられ、このTF T 7に隣接して画素電極8が設けられている。そして、これらのTF T 7…は、その平面形状が矩形となっており、それらのいずれもその長手方向が後述するセルの液晶注入口の断面方向に直交するように配設されている。すなわち、上記TF T 7は、その長手方向が液晶注入方向に平行となっている。

このような下基板2には、この下基板2と同様の材料からなる上基板3が重ね合わされている。この上基板3の内表面には、その全面にITO等からなる透明電極が設けられている。

そして、上下基板2、3は、第1図に示すように、互いにその重ね合せ面の周辺部に帯状に設けられた光硬化性アクリル系樹脂やエポキシ系樹脂などからなる封着材9によりスペーサ(図示しない)を介して一体に貼り合せられて、セルとされている。

この例のセルは、上下基板2、3の方形の重ね合せ面の三辺に封着材9が設けられ、残りの一辺

この液晶素子1にあつては、セル内のTF T 7…をその長手方向が液晶4の注入方向に平行となるように配設したものである。セル内に液晶4を注入する際に、液晶4の流れがTF T 7…により妨げられず層流となることから、注入速度を速めることができ、注入作業の短縮化を図れ、容易にかつ安価に製造できるものとなる。また、液晶4の流れが層流となることから、注入後の液晶4に配向欠陥が発生することも少なく、安定な特性を示すものとなる。

なお、この例では、一つの画素電極8に対して一つのTF T 7を設けた構成としたが、1画素2TF T 構成、1画素3TF T 構成などの構成であってもよく、要は各画素ごとに例えばTF T 等のスイッチング素子を設けたアクティブマトリックス駆動方式の液晶素子であればよい。

#### 〔発明の効果〕

以上説明したように、この発明の液晶素子は、TF T をその長手方向が液晶注入方向に平行となるように配設したものである。セル内に液晶

を注入する際に、液晶の流れがTFTにより妨げられずに層流となることから、注入速度を速めることができ、注入作業の短縮化を図れ、容易にかつ安価に製造できるものとなる。また、液晶の流れが層流となることから、注入後の液晶に配向欠陥が発生することも少なく、安定な特性を示すものとなる。

#### 4. 図面の簡単な説明

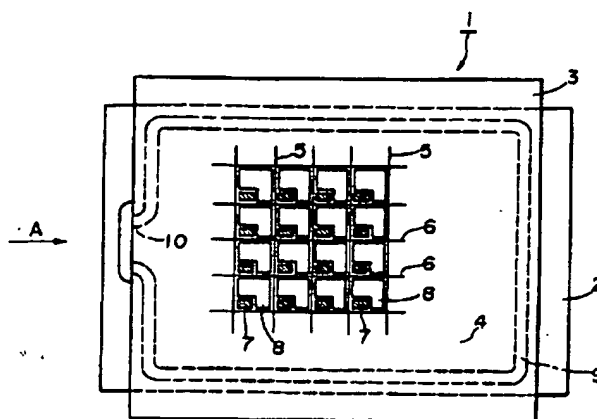
第1図は、この発明の液晶素子の一例を示す概略平面図である。

1…液晶素子、4…液晶、7…TFT(薄膜トランジスタ)。

出願人 アルプス電気株式会社

代表者 片岡 勝太郎

第1図



**THIS PAGE BLANK (USPTO)**